

PAT-NO: JP02001267385A

DOCUMENT-IDENTIFIER: JP 2001267385 A

TITLE: EVALUATION METHOD FOR SEMICONDUCTOR
WAFER

PUBL-DATE: September 28, 2001

INVENTOR-INFORMATION:

NAME

RIYUU, KOKURIN

COUNTRY

N/A

ASSIGNEE-INFORMATION:

NAME

OKI ELECTRIC IND CO LTD

COUNTRY

N/A

APPL-NO: JP2000078235

APPL-DATE: March 21, 2000

INT-CL (IPC): H01L021/66, G01N001/28 , G01N001/32 ,
G01N023/225 , G01R031/16
, H01L027/12

ABSTRACT:

PROBLEM TO BE SOLVED: To provide an evaluation method for a semiconductor wafer that can quickly, efficiently, and easily measure and evaluate a pin hole in an embedded oxide film in an SIMOX type semiconductor wafer.

SOLUTION: An SOI substrate 10, where a BOX oxide film 2 is formed on a silicon substrate 1, is prepared, an oxide film on the surface of the SOI substrate 10 is removed, an SOI layer 3 is exposed, the SOI layer 3 and the silicon part of a pin hole 4 in the BOX oxide film 2 are

etched for removing, a
pin hole 5 is formed in the BOX oxide film 2, the silicon
substrate 1 under the
pin hole 5 is subjected to overetching. After that, the
pin hole 5 including a
part 6 that is subjected to the overetching is measured and
evaluated by a
particle inspection machine and an SEM.

COPYRIGHT: (C)2001,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-267385

(P2001-267385A)

(43) 公開日 平成13年9月28日 (2001.9.28)

(51) Int.Cl.

識別記号

F I

テ-リ-ト* (参考)

H 0 1 L 21/66

H 0 1 L 21/66

Q 2 G 0 0 1

G 0 1 N 1/28

G 0 1 N 1/32

Z 2 G 0 1 5

1/32

23/225

B 4 M 1 0 6

23/225

G 0 1 R 31/16

審査請求 未請求 請求項の数20 O L (全 7 頁) 最終頁に続く

(21) 出願番号

特願2000-78235(P2000-78235)

(22) 出願日

平成12年3月21日 (2000.3.21)

(71) 出願人 000000295

沖電気工業株式会社

東京都港区虎ノ門1丁目7番12号

(72) 発明者 劉 国林

東京都港区虎ノ門1丁目7番12号 沖電気

工業株式会社内

(74) 代理人 100089093

弁理士 大西 健治

最終頁に続く

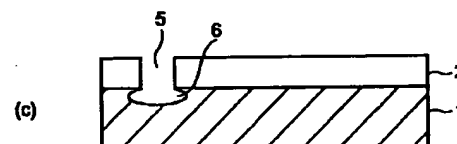
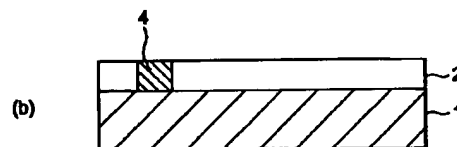
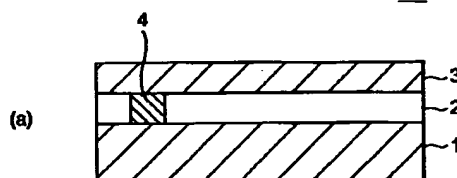
(54) 【発明の名称】 半導体ウエハの評価方法

(57) 【要約】

【課題】 SIMOXタイプの半導体ウエハにおける埋め込み酸化膜中のピンホールを短時間で非常に効率良く容易に計測し評価することが可能な半導体ウエハの評価方法を提供する。

【解決手段】 シリコン基板1にBOX酸化膜2が形成されたSOI基板10を準備し、SOI基板10表面の酸化膜を除去し、SOI層3を露出させ、SOI層3およびBOX酸化膜2中のピンホール4のシリコン部分をエッチング除去し、BOX酸化膜2中にピンホール5を形成し、ピンホール5下のシリコン基板1をオーバーエッチングする。その後、オーバーエッチングされた部分6を含むピンホール5をパーティクル検査機やSEMによって計測し評価する。

10



【特許請求の範囲】

【請求項1】 シリコン基板に埋め込み酸化膜が形成された基板を準備する工程と、
前記基板表面の酸化膜を除去し、シリコン層を露出させる工程と、
前記シリコン層および前記埋め込み酸化膜中のシリコン部分をエッチング除去し、前記埋め込み酸化膜中に開孔部を形成する第1のエッチング工程と、
前記開孔部下の前記シリコン基板の一部をエッチング除去する第2のエッチング工程と、
前記第1、第2のエッチングにより形成された拡大された開孔部を計測し評価する工程とを有することを特徴とする半導体ウエハの評価方法。

【請求項2】 前記第1、第2のエッチングは、同じエッチング溶液を使用し連続して行われることを特徴とする請求項1記載の半導体ウエハの評価方法。

【請求項3】 前記エッチング溶液は、アンモニア水溶液 (NH_4OH) であることを特徴とする請求項2記載の半導体ウエハの評価方法。

【請求項4】 前記第1、第2のエッチングは、同じエッチング溶液に浸漬することを特徴とする請求項1記載の半導体ウエハの評価方法。

【請求項5】 前記第1、第2のエッチングは、同じエッチング溶液を霧状に噴霧することを特徴とする請求項1記載の半導体ウエハの評価方法。

【請求項6】 前記拡大された開孔部を計測し評価する工程は、パーティクル検査機およびSEMにより行なうことを特徴とする請求項1記載の半導体ウエハの評価方法。

【請求項7】 前記パーティクル検査機によって前記拡大された開孔部の計数および座標情報の検出を行なうとともに、

前記SEMによって前記拡大された開孔部の形状やサイズを評価することを特徴とする請求項1記載の半導体ウエハの評価方法。

【請求項8】 請求項1記載の半導体ウエハの評価方法は、さらに、
水銀プローブ法により、前記拡大された開孔部を含む領域の所定数の点における耐圧特性値を測定する工程と、
前記測定結果により、半導体ウエハにおける前記拡大された開孔部の密度を算出する工程を含むことを特徴とする半導体ウエハの評価方法。

【請求項9】 請求項1記載の半導体ウエハの評価方法は、さらに、
水銀プローブ法により、前記拡大された開孔部を含む領域の所定数の点における耐圧特性値を測定する工程と、
前記測定結果により、前記埋め込み酸化膜における耐圧Aモード不良と耐圧Bモード不良の検出する工程を含むことを特徴とする半導体ウエハの評価方法。

【請求項10】 シリコン基板に埋め込み酸化膜が形成

された基板を準備する工程と、
前記基板表面の酸化膜を除去し、シリコン層を露出させる工程と、
前記シリコン層を除去し、前記埋め込み酸化膜を露出させる研磨工程と、
前記埋め込み酸化膜中のシリコン部分をエッチング除去し、前記埋め込み酸化膜中に開孔部を形成する第1のエッチング工程と、
前記開孔部下の前記シリコン基板の一部をエッチング除去する第2のエッチング工程と、
前記第1、第2のエッチングにより形成された拡大された開孔部を計測し評価する工程とを有することを特徴とする半導体ウエハの評価方法。

【請求項11】 前記研磨工程は、CMP法により行なうことを特徴とする請求項10記載の半導体ウエハの評価方法。

【請求項12】 前記第1、第2のエッチングは、同じエッチング溶液を使用し連続して行われることを特徴とする請求項10記載の半導体ウエハの評価方法。

【請求項13】 前記エッチング溶液は、アンモニア水溶液 (NH_4OH) であることを特徴とする請求項12記載の半導体ウエハの評価方法。

【請求項14】 前記第1、第2のエッチングは、同じエッチング溶液に浸漬することを特徴とする請求項10記載の半導体ウエハの評価方法。

【請求項15】 前記第1、第2のエッチングは、同じエッチング溶液を霧状に噴霧することを特徴とする請求項10記載の半導体ウエハの評価方法。

【請求項16】 前記拡大された開孔部を計測し評価する工程は、パーティクル検査機により行なうことを特徴とする請求項10記載の半導体ウエハの評価方法。

【請求項17】 前記パーティクル検査機によって前記拡大された開孔部の計数および座標情報の検出を行なうことを特徴とする請求項10記載の半導体ウエハの評価方法。

【請求項18】 請求項10記載の半導体ウエハの評価方法は、さらに、

水銀プローブ法により、前記拡大された開孔部を含む領域の所定数の点における耐圧特性値を測定する工程と、
前記測定結果により、半導体ウエハにおける前記拡大された開孔部の密度を算出する工程を含むことを特徴とする半導体ウエハの評価方法。

【請求項19】 請求項10記載の半導体ウエハの評価方法は、さらに、
水銀プローブ法により、前記拡大された開孔部を含む領域の所定数の点における耐圧特性値を測定する工程と、
前記測定結果により、前記埋め込み酸化膜における耐圧Aモード不良と耐圧Bモード不良の検出する工程を含むことを特徴とする半導体ウエハの評価方法。

【請求項20】 シリコン基板に埋め込み酸化膜が形成

された基板を準備する工程と、
前記基板表面の酸化膜を除去し、シリコン層を露出させる工程と、
前記シリコン層を除去し、前記埋め込み酸化膜を露出させる工程と、
水銀アプローブ法により、前記埋め込み酸化膜中のシリコン部分を含む領域の所定数の点における耐圧特性値を測定する工程と、
前記測定結果により、前記埋め込み酸化膜における耐圧Aモード不良と耐圧Bモード不良の検出する工程を含むことを特徴とする半導体ウエハの評価方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体ウエハの評価方法に関し、特に、SOI (Silicon on insulator) ウエハの埋め込み酸化膜中のピンホールを計測し評価する半導体ウエハの評価方法に関するものである。

【0002】

【従来の技術】SOI構造を有する半導体ウエハ（以下、SOIウエハという）は、デバイスの高集積化、低消費電力化、高速化が期待できることから、非常に注目されている。代表的なSOIウエハとしては、貼り合わせタイプとSIMOX (Separation by Implanted Oxygen) タイプがある。中でも、SIMOXタイプのSOIウエハは、ウエハを製造する際の酸素イオン注入時に、ウエハ表面に付着したパーティクル等の影響により酸素がウエハ内へ注入されず、埋め込み酸化膜中にシリコンが部分的に残留してしまうことがある。このように、埋め込み酸化膜が形成されず、シリコンが残存した部分をピンホールという。ピンホールが存在すると、埋め込み酸化膜耐圧不良が起こることから、デバイスの歩留まり低下の直接の原因となっている。そこで、ピンホール欠陥の評価は、SOIウエハの品質管理項目のひとつとして、JEIDA発行の仕様書（「SOIウエハ標準仕様」JEIDA-50-1997）に規定されている。

【0003】社団法人 日本電子工業振興協会（JEIDA: Japan Electronic Industrial Development Association）では、ピンホール欠陥の評価方法として、Cu検出法（Cuデコレーション法）とMOSキャパシタ法を推奨している。Cu検出法は、CuSO₄溶液を用いた電気分解により、絶縁性の弱いピンホール上部のSOI層にCuを析出させ、Cu析出物を顕微鏡等で計数することにより、埋め込み酸化膜のピンホール密度を求める方法である。MOSキャパシタ法は、SOIウエハ上にMOSキャパシタを形成し、耐圧特性値の測定を行なうことにより、不良キャパシタ率を求める。続いて、MOSキャパシタの電極面積と不良キャパシタ率を用いて、埋め込み酸化膜のピンホール密度を算出する方法である。

【0004】

【発明が解決しようとする課題】しかしながら、Cu検出法は、Cuの溶液等を取り扱う電気分解装置が必要であるが、デバイスに対するCu汚染が懸念されるため、半導体製造工場や研究施設では導入が困難である。MOSキャパシタ法は、評価方法としての精度は高いが、ウエハ上にデバイスを形成する必要がある。このように、何れの方法も、ウエハの評価を実施するまでの準備に多くの時間を必要とする。このため、SIMOXタイプのSOIウエハにおける埋め込み酸化膜中のピンホールを容易に計測し評価することが可能な半導体ウエハの評価方法の実現が望まれている。

【0005】

【課題を解決するための手段】本発明の半導体ウエハの評価方法は、シリコン基板に埋め込み酸化膜が形成された基板を準備する工程と、基板表面の酸化膜を除去し、シリコン層を露出させる工程と、シリコン層および埋め込み酸化膜中のシリコン部分をエッチング除去し、埋め込み酸化膜中に開孔部を形成する第1のエッチング工程と、開孔部下のシリコン基板をエッチング除去する第2のエッチング工程と、第1、第2のエッチングにより形成された拡大された開孔部を計測し評価する工程とを有することを特徴とするものである。

【0006】

【発明の実施の形態】第1の実施形態

図1(a)～(c)は、本発明の第1の実施形態を示す説明図である。

【0007】(1) 第1のステップ

SIMOXタイプのSOIウエハを準備する。SIMOXタイプのSOIウエハ10は、シリコン基板1中に埋め込み酸化膜（BOX酸化膜）2を形成することにより、SOI層3/BOX酸化膜2/シリコン基板1構造から構成される。BOX酸化膜2中には、ピンホール4が存在している。ピンホール4は、シリコン基板1が酸化されずBOX酸化膜2中にシリコン（Si）が残存している部分である。図1(a)。

【0008】(2) 第2のステップ

SOI層3をエッチングにより除去する。ここでは詳細な説明を省略するが、SOI層3表面の図示されない酸化膜は、あらかじめ除去されている。このときのエッチング溶液としては、アルカリ性エッチング溶液、例えば、5～39%の濃度のアンモニア水（以下、NH₄OH溶液）を用いる。具体的には、SOIウエハ10をNH₄OH溶液中に浸漬するか、あるいは、SOIウエハ10に対して霧状のNH₄OH溶液を噴霧することによってSOI層3を除去する。図1(b)

(3) 第3のステップ

第2のステップによりSOI層3を除去した後、さらに、NH₄OH溶液によるエッチングを継続し、BOX酸化膜2中のピンホール4内のシリコンを除去する。理解を容易にするために、ピンホール4内のシリコン除去

5

後をピンホール5と呼ぶ。このとき、 NH_4OH 溶液のエッチング比は、BOX酸化膜2としてのシリコン酸化膜(SiO_2)に比べてシリコン(Si)のほうが非常に大きいので、BOX酸化膜2はエッチングされずピンホール5下のシリコン基板1がオーバーエッチングされる。ピンホール5は、オーバーエッチングされた部分6を含んだ結果、拡大したことになる。オーバーエッチング量を増せば、当然、オーバーエッチングされた部分6は大きくなるが、ピンホール5の形状や大きさは不変である。図1(c)

(4) 第4のステップ

次に、パーティクル検査機によって、ピンホール5の計数および座標情報の検出を行なう。ピンホール5は、孔であるため、粒子や欠陥を検出するのと同様にパーティクル検査機にて検出することが可能である。また、ピンホール5は、オーバーエッチングにより拡大されているため座標情報の検出は非常に容易である。

【0009】(5) 第5のステップ

最後に、第4のステップで得られた座標情報を用いて、ピンホール5の観察を行なう。ピンホール5の観察は、例えば、走査形電子顕微鏡(SEM: Scanning electron microscope)により行い、ピンホール5の形状やサイズ等を評価する。

【0010】本発明の第1の実施形態によれば、ピンホール内のシリコンを除去してピンホールを孔形状にし、さらに、ピンホール下のシリコン層をオーバーエッチングしたので、パーティクル検査機による計数および座標情報の検出が可能である。この結果、短時間で非常に効率の良い半導体ウエハの評価方法を実現することができる。

【0011】第2の実施形態

図2(a)~(c)は、本発明の第2の実施形態を示す説明図である。第1の実施形態との違いは、第2のステップにある。本実施形態は、SOI層3を化学的機械的研磨法(CMP: Chemical-Mechanical Polishing)により除去することにある。第1の実施形態と同じ構成については、同一の符号を付けるとともに、詳細な説明を省略する。また、第3、第4のステップは、第1の実施形態と同一であるため、説明を省略する。

【0012】(1) 第1のステップ

SIMOXタイプのSOIウエハを準備する。SIMOXタイプのSOIウエハ20は、シリコン基板1中にBOX酸化膜2を形成することにより、SOI層3/BOX酸化膜2/シリコン基板1構造から構成される。BOX酸化膜2中には、ピンホール4が存在している。ピンホール4は、シリコン基板1が酸化されずBOX酸化膜2中にシリコンが残存している部分である。また、SOIウエハ20の表面には、パーティクル7が存在している。図2(a)。

【0013】(2) 第2のステップ

6

SOI層3をCMPにより除去する。このとき、SOI層3表面の図示されない酸化膜は、同時に除去される。エッチングによってSOI層3を除去すると、SOIウエハ20表面のパーティクル7に起因するエッチング残さが生じてしまうことがある。これに対して、CMP法を用いれば、SOI層3と同時にSOIウエハ20表面のパーティクル7も除去することができるので、エッチング時にパーティクル7に起因するエッチング残さが生じない。言い換えれば、説明を省略する第3のステップ後のBOX酸化膜2には、ピンホール5以外の凹部や凸部は形成されない。図2(b)、(c)

したがって、ピンホール5の孔だけをパーティクル検査機によって計測することができるため、SEM等による更なる観察ステップを必要としない。

【0014】本発明の第2の実施形態によれば、SOI層の除去をCMP法によって行なうことにより、SEM等による観察ステップ(第1の実施形態における第5のステップ)を省略した半導体ウエハの評価方法を提供することができる。

【0015】第3の実施形態

図3は、本発明の第3の実施形態を示す説明図である。図4は、本発明の第3の実施形態を示すフローチャートである。本実施形態は、パーティクル検査機やSEMによる計測/評価後、さらに、水銀プローブ法によって耐圧特性値の測定を行ない、電気的にピンホール密度を求めるものである。

【0016】水銀プローブ法について、簡単に説明する。水銀プローブ法は、水銀プローブ34を電極として計測を行なう方法であり、先端に水銀33が液状に実装された水銀プローブ34を用いる。まず最初に、測定対象であるBOX酸化膜32に水銀プローブ34をあてがい、水銀プローブ34の先端の水銀33をBOX酸化膜32にコンタクトさせる。すると、BOX酸化膜32のピンホール35では、水銀33がピンホール35の孔内に侵入しシリコン基板1にコンタクトする。この結果、ピンホール35においては導通してしまうため耐圧は得られず、一方、BOX酸化膜32は導通しないため耐圧が得られることになる。

【0017】第1の実施形態、もしくは、第2の実施形態と同様のステップを施したSOIウエハ30を準備する(ステップ101)。水銀プローブ法により、SOIウエハ30上の数十〜数百点における耐圧特性値を測定する(ステップ102)。このとき、耐圧が得られなかった測定点(耐圧Aモード不良)は、ピンホールであると考えられる。なぜなら、水銀33がピンホール35を介してシリコン基板1と接触したため、耐圧が得られなかったと考えられるからである。

【0018】水銀プローブ法による測定した、総測定点数に対する耐圧Aモード不良点数によって、耐圧不良率fを算出する(ステップ103)。そして、自然対数

e、耐圧不良率f、水銀プローブ34の断面積Aを用い、ピンホール35の密度Dを求める(ステップ104)。ピンホール35の密度Dは、次の式であらわされる。

$$【0019】 f = 1 - e(-AD)$$

本発明の第3の実施形態によれば、従来のMOSキャパシタ法による耐圧特性値の測定に比較し、MOSキャパシタを形成する際のプロセスの影響を伴うことなく、容易にピンホールを計測し評価することが可能となる。

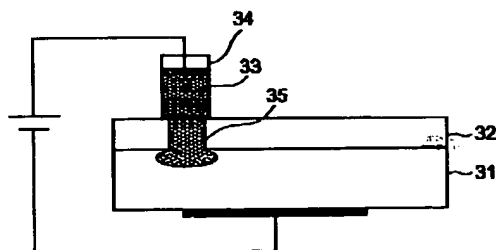
【0020】第4の実施形態

図5は、本発明の第4の実施形態を示す説明図である。本実施形態は、SOI層を除去したSOIウエハ50を準備し、水銀プローブ法による耐圧特性値の測定を行なうことを特徴とする。水銀プローブ法により、SOIウエハ30上の数十〜数百点における耐圧特性値を測定する。このとき、水銀プローブ法により、耐圧が得られなかった測定点(耐圧Aモード不良)がピンホールであることは先に説明した。数十〜数百の測定点のうち、耐圧Aモード不良である測定点以外の測定点において、耐圧特性値の小さい点(耐圧Bモード不良)と真正破壊点(耐圧Cモード)を検出することができる。この検出結果を用いて、SOIウエハ50上の耐圧特性分布を得ることができる。このとき、耐圧Bモード不良は、シリコン基板51まで完全に貫通していないピンホール56(シリコンアイランド57を含む)として、また、耐圧Cモードは、BOX酸化膜52の耐圧特性値として検出できたことになる。

【0021】本発明の第4の実施形態では、耐圧Aモード不良だけでなく、耐圧Bモード不良やBOX酸化膜の真正耐圧特性値をも計測し評価することが可能である。

【0022】

【図3】



【発明の効果】第1の発明は、ピンホール内のシリコンを除去してピンホールを孔形状にし、さらに、ピンホール下のシリコン層をオーバーエッチングしたので、従来の各評価方法に比べて、半導体ウエハ、特に、SIMOXタイプの半導体ウエハにおける埋め込み酸化膜中のピンホールを短時間で非常に効率良くに容易に計測し評価することが可能である。

【0023】第2の発明は、第1の発明に水銀プローブ法を組み合わせることにより、半導体ウエハにおけるピンホール密度を求めることができる。さらに、ピンホールを示す耐圧Aモード不良の検出、シリコン基板まで完全に貫通していないピンホールを示す耐圧Bモード不良の検出、BOX酸化膜の真正耐圧特性値の計測が可能である。

【図面の簡単な説明】

【図1】本発明の第1の実施形態を示す説明図である。

【図2】本発明の第2の実施形態を示す説明図である。

【図3】本発明の第3の実施形態を示す説明図である。

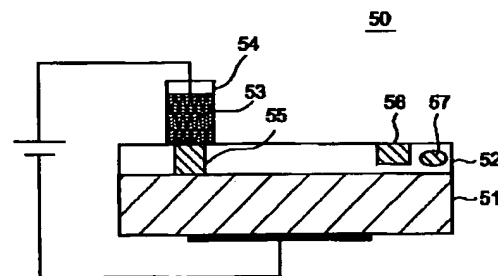
【図4】本発明の第3の実施形態を示すフローチャートである。

【図5】本発明の第4の実施形態を示す説明図である。

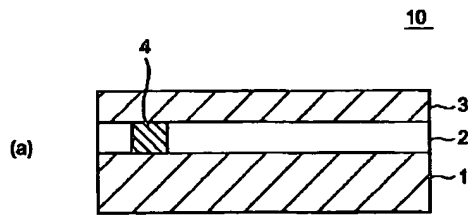
【符号の説明】

1、31、51	シリコン基板
2、32、52	BOX酸化膜
3、33	SOI層
4、5、35、55	ピンホール
6	オーバーエッチング部分
10、20、30、50	SOIウエハ
33、53	水銀
34、54	水銀プローブ

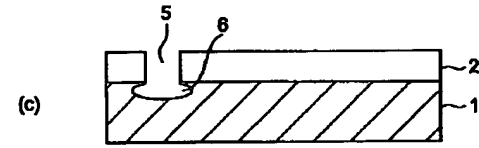
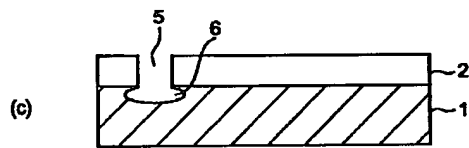
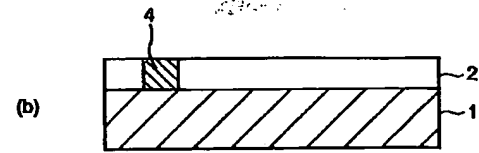
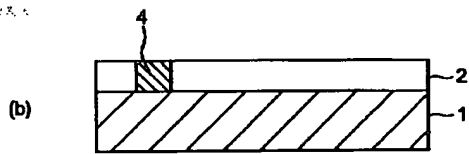
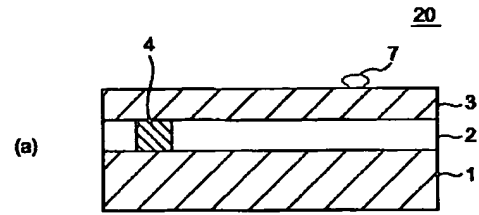
【図5】



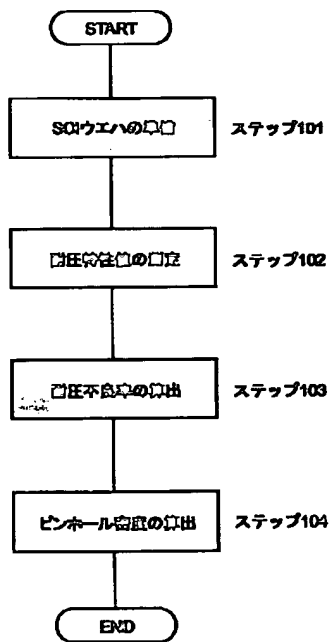
【図1】



【図2】



【図4】



フロントページの続き

(51)Int.Cl. ⁷	識別記号	F I	ターム(参考)
G 0 1 R 31/16		H 0 1 L 27/12	E
H 0 1 L 27/12		G 0 1 N 1/28	T
			G

Fターム(参考) 2G001 AA03 BA07 CA03 GA01 GA06
KA03 LA11 MA05 RA01 RA02
RA04 RA20
2G015 AA24 BA03 CA06
4M106 AA01 BA10 BA12 BA14-BA20
CA45 CA50 DH01 DH12 DH16
DH24 DH33 DH50 DH55 DH57
DJ39